PATENT ABSTRACTS OF JAPAN

(11)Publication number:

10-052938

(43)Date of publication of application: 24.02.1998

(51)Int.CI.

B41J 2/44

(21)Application number : 08-211179

(71)Applicant : CANON INC

(22)Date of filing:

09.08.1996

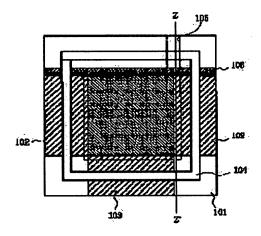
(72)Inventor: KAWASAKI HIDEJI

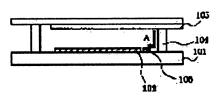
(54) IMAGE FORMING DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To realize a highly brilliant and highly efficient image forming device with small defect due to the deterioration by discharging by a method wherein an electrode, which is electrically connected to a side wall so as to escape the current transmitted to the side wall by the high tension applied to an anode electrode, is arranged in the neighborhood of surface conductive type electron emission elements.

SOLUTION: On an electron source board 101, on which a plurality of surface conductive type electron emission elements, a X-direction wiring fetching part 102, a Y-direction wiring fetching part 103, a supporting frame 104, an anode electrode 105 and a shielding wire 106 having a voltage application means are provided. In addition, the range of the electric potential is properly determined depending upon the anode electrode 105 and the shielding wire 106 so as to allow to escape the current transmitted to the supporting frame 104 due to high tension applied to the anode electrode 105 through the shielding wire 106 outside,





resulting in preventing the current unnecessary for the electron emission elements from flowing and excessive current from flowing to the elements due to the rise of the surface potential of a board.

LEGAL STATUS

[Date of request for examination]

25.12.2000

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

3524278

Searching PAJ Page 2 of 2

[Date of registration]

20.02.2004

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平10-52938

(43)公開日 平成10年(1998) 2月24日

(51) Int.Cl.⁶

識別記号

庁内整理番号

FΙ

技術表示箇所

B41J 2/44

B 4 1 J 3/21

T

審査請求 未請求 請求項の数4 OL (全 16 頁)

(21)出顯番号

特願平8-211179

(71)出顧人 000001007

キヤノン株式会社

(22) 出顧日

平成8年(1996)8月9日

東京都大田区下丸子3 「目30番2号

(72)発明者 川崎 秀司

東京都大田区下丸子3 「目30番2号 キヤ

ノン株式会社内

(74)代理人 弁理士 若林 忠

(54) 【発明の名称】 画像形成装置

(57)【要約】

【課題】 放電による素子劣化を防止でき、放電劣化による欠陥の少なく、高輝度な画像形成装置を提供する。 【解決手段】 基体上に複数の表面伝導型電子放出素子が電気的に接続された電子源を有する電子源基板と、該電子源基板と側壁を介して配置され、かつ電子源と対向する位置に配置されたアノード電極を有する基板とを有する画像形成装置において、アノード電極に印加された高圧により側壁に伝わる電流を外部に逃がすように電気的に接続された電極を表面伝導型電子放出素子近傍に配置することを特徴とする画像形成装置。

【特許請求の範囲】

【請求項1】 基体上に複数の表面伝導型電子放出素子が電気的に接続された電子源を有する電子源基板と、該電子源基板と側壁を介して配置され、かつ電子源と対向する位置に配置されたアノード電極を有する基板とを有する画像形成装置において、アノード電極に印加された高圧により側壁に伝わる電流を外部に逃がすように電気的に接続された電極を表面伝導型電子放出素子近傍に配置することを特徴とする画像形成装置。

【請求項2】 特許請求の範囲第1項記載の電極が該電子放出素子配置領域周辺に配置されていることを特徴とする特許請求の範囲第1項記載の画像形成装置。

【請求項3】 特許請求の範囲第1項記載の電極に電位を印加する手段を有することを特徴とする特許請求の範囲第1項記載の画像形成装置。

【請求項4】 請求項1~3のいずれか記載の画像形成装置を用いたテレビジョン放送の表示装置、テレビ会議システムの表示装置、コンピューター表示装置または光プリンター画像形成装置。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】本発明は、電子源を用いた表示装置等の画像形成装置に関わり、特に表面伝導型電子放出素子を複数個備えた画像形成装置の構成に関わる。 【0002】

【従来の技術】従来より、電子放出素子としては大別して熱電子放出素子と冷陰極電子放出素子を用いた2種類のものが知られている。

【0003】冷陰極電子放出素子には電界放出型(以下、「FE型」という。)、金属/絶縁層/金属型(以下、「MIM型」という。)や表面伝導型電子放出素子等がある。

【0004】FE型の例としてはW. P. Dyke&W. W. Dolan、"Fieldemission", Advance in Electron Physics, 8, 89 (1956) あるいはC. A. Spindt "PHYSICALProperties of thin-film field emission cathodes with molybdenium cones", J. Appl. Phys., 47,5248 (1976)等に開示されたものが知られている。

【0005】MIM型の例としてはC. A. Mead, "Operation of Tunnel-Emis sion Devices", J. Apply. Phys., 32,646 (1961) 等に開示されたものが知られている。

【0006】表面伝導型電子放出索子型の例としては、 M. I. Elinson, Radio Eng. Ele ctron Phys., 10, 1290(1965) 等に開示されたものがある。

【0007】表面伝導型電子放出素子は、基板上に形成された小面積の薄膜に、膜面に平行に電流を流すことにより、電子放出が生ずる現象を利用するものである。この表面伝導型電子放出素子としては、前記エリンソン等による SnO_2 薄膜を用いたもの、Au薄膜によるもの [G. Dittmer: Thin Solid Films, 9, 317(1972)]、 In_2O_3/SnO_2 薄膜によるもの [M. Hartwell and C. G. Fonstad: IEEE Trans. ED Conf., 519(1975)]、カーボン薄膜によるもの [荒木久他: 真空、第26巻、第1号、22頁(1983)]等が報告されている。

【0008】これらの表面伝導型電子放出素子の典型的な例として前述のM.ハートウェルの素子構成を図16に模式的に示す。同図において1601は基板である。1604は導電性薄膜で、H型形状のパターンにスパッタで形成された金属酸化物薄膜等からなり、後述の通電フォーミングと呼ばれる通電処理により電子放出部1605が形成される。尚、図中の素子電極間隔L1は0.5~1mm、W'は0.1mmで設定されている。

【0009】従来、これらの表面伝導型電子放出素子においては、電子放出を行う前に導電性薄膜1604を予め通電フォーミングと呼ばれる通電処理によって電子放出部1605を形成するのが一般的であった。即ち、通電フォーミングとは前記導電性薄膜1604両端に直流電圧あるいは非常にゆっくりとした昇電圧、例えば1V/分程度を印加通電し、導電性薄膜を局所的に破壊、変形もしくは変質せしめ、電気的に高抵抗な状態にした電子放出部1605を形成することである。尚、電子放出部1605は導電性薄膜1604の一部に亀裂が発生しその亀裂付近から電子放出が行われる。前記通電フォーミング処理をした表面伝導型電子放出素子は、上述導電性薄膜1604に電圧を印加し、素子に電流を流すことにより、上述電子放出部1605より電子を放出せしめるものである。

【0010】この後、電子放出特性を改善するため、後述するように「活性化」と称する処理を行い、上記電子放出部の亀裂近傍に、炭素・炭素化合物からなる膜(カーボン膜)を形成する場合がある。

【0011】この工程は、有機物質を含む雰囲気中で、 素子にパルス電圧を印加し、炭素・炭素化合物を電子放 出部周辺に堆積させる方法によることが一般的である。 【0012】さらに安定な電子放出特性を得るため、上 記炭素・炭素化合物の堆積が必要以上にに進行しないよ うに、後述する「安定化」と称する工程を施すことが、 実用上有益である。

【0013】上述表面伝導型電子放出素子は、構造が単純で製造も容易であることから、大面積にわたり多数素子を配列形成できる利点がある。そこで、この特徴を生

(3)

かせるようないろいろな応用が研究されている。例えば、荷電ビーム源、表示装置等があげられる。

【0014】多数の表面伝導型放出素子を配列形成した例としては、後述する様に、並列に表面伝導型電子放出素子を配列し、個々の素子の両端を配線(共通配線とも呼ぶ)で、それぞれ結線した行を多数行配列した電子源があげられる。(例えば、特開昭64-031332、特開平1-283749、2-257552等)また、特に表示装置等の画像形成装置においては、近年、液晶を用いた平板型表示装置が、CRTに替わって、普及してきたが、自発光型でないためバックライトを持たなければならない等の問題点があり、自発光型の表示装置の開発が望まれてきた。

【0015】自発光型表示装置としては表面伝導型電子 放出素子を多数配置した電子源と電子源より放出された 電子によって、可視光を発光せしめる蛍光体とを組み合 わせた表示装置である画像形成装置が、あげられる。

(例えば、USP5066883)

[0016]

【発明が解決しようとする課題】上述の画像形成装置に おいては当然のことながら安定した高品位、高精細な画 像が望まれる。しかしながら、アノードに高圧を印加す ることにより、放電が発生して素子が劣化する場合があ った。

[0017]

【課題を解決するための手段】本発明は、上述した課題 を解決するために鋭意検討を行って成されたものであ り、下述する構成のものである。

【0018】の 基体上に複数の表面伝導型電子放出素子が電気的に接続された電子源を有する電子源基板と、該電子源基板と側壁を介して配置され、かつ電子源と対向する位置に配置されたアノード電極を有する基板とを有する画像形成装置において、アノード電極に印加された高圧により側壁に伝わる電流を外部に逃がすように電気的に接続された電極を表面伝導型電子放出素子近傍に配置することを特徴とする画像形成装置。

【0019】**②** ①記載の電極が該電子放出素子配置領域周辺に配置されていることを特徴とする①項記載の画像形成装置。

【0020】 の記載の電極に電位を印加する手段を有することを特徴とするの記載の画像形成装置。

【0021】**②** ①~③のいずれか記載の画像形成装置を用いたテレビジョン放送の表示装置、テレビ会議システムの表示装置、コンピューター表示装置または光プリンター画像形成装置。

[0022]

【発明の実施の形態】本発明の画像形成装置は複数の表面伝導型電子放出素子が電気的に接続された電子源を有する電子源基板(以後リアプレートと呼ぶ。ここでリアプレートは電子源基板に限定されるものではなく電子源

基板を張り付けた基板も含む)と、リアプレートと側壁 (以後支持枠と呼ぶ)を介して配置されかつ電子源と対 向する位置に配置されたアノード電極を有する基板(以 後フェースプレートと呼ぶ)とを有する画像形成装置に おいて、リアプレート上の複数の表面伝導型電子放出素 子が配置された領域近傍に電極(以後シールド線と呼 ぶ)が配置されていることを特徴とするものである。ま た、前述のシールド線がアノード電極と対向する位置に 配置されていることを特徴とするものである。

【 O O 2 3 】前述のシールド線に電位を印加する手段を 有することを特徴とするものである。

【0024】本発明の画像形成装置によれば、電子放出 素子に不要な電流が流れることを防ぐことができる。

【0025】以下、図面を参照しながら本発明を説明する。図1は、本発明の画像形成装置の1例を示す模式図である。図1において、101は電子源基板、102は X方向配線取り出し部、103はY方向配線取り出し部、104は支持枠、105はアノード電極、106は電位印加手段を有するシールド線である。電位の範囲はアモード電極、シールド線により適宜決まるが、アノード電圧Va~-Vaの範囲にある。

【0026】これにより、アノード電極に印加された高 圧により支持枠を伝わり流れる電流Aをシールド線を介 して外部に逃すことができ、電子放出素子に不要な電流 が流れることを防いだり、基体の表面電位が上昇し、素 子に過大な電流が流れ込むのも防げる。ここで、シール ド線の配置位置、形状、大きさは本目的を達成する範囲 内ならば所望のもので良い。

【0027】実施態様

本発明を適用し得る表面伝導型電子放出素子の基本的構成には大別して、平面型及び垂直型の2つがある。

【0028】まず、平面型表面伝導型電子放出素子について説明する。図2は、本発明を適用可能な平面型表面 伝導型電子放出素子の構成を示す模式図であり、図 (a)は平面図、図2(b)は断面図である。図2にお

(a) は平面図、図2(b) は断面図である。図2において201は基板、202と203は素子電極、204は導電性薄膜、205は電子放出部である。

【0029】基板201としては、石英ガラス、Na等の不純物含有量を減少したガラス、背板ガラス、背板ガラスにスパッタ法等によりSiO₂を積層したガラス基板及びアルミナ等のセラミックス及びSi基板等を用いることができる。

【0030】対向する素子電極202、203の材料としては、一般的な導体または半導体材料を用いることができる。これは例えばNi, Cr, Au, Mo, W, Pt, Ti, Al, Cu, Pd等の金属或は合金及びPd, Ag, Au, RuO₂, Pd-Ag等の金属或は金属酸化物とガラス等から構成される印刷導体、 $In_2O_3-SnO_2$ 等の透明導電体及びポリシリコンン等の半導体導体材料等から選択することができる。

【0031】素子電極間隔し1、素子電極長さW2、導電性薄膜204の形状等は、応用される形態等を考慮して、設計される。素子電極間隔し1は、好ましくは数千オングストロームから数百マイクロメートルの範囲とすることができ、より好ましくは数マイクロメートルから数十マイクロメートルの範囲とすることができる。素子電極長さW2は、電極の抵抗値、電子放出特性を考慮して、数マイクロメートルから数百マイクロメートルの範囲とすることができる。素子電極202、203の膜厚はは、数百オングストロームから数マイクロメートルの範囲とすることができる。

【0032】尚、図2に示した構成だけでなく、基板2 01上に、導電性薄膜204、対向する素子電極20 2、203の順に積層した構成とすることもできる。

【0033】導電性薄膜204には良好な電子放出特性を得るために、微粒子で構成された微粒子膜を用いるのが好ましい。その膜厚は素子電極202、203間の抵抗値及び後述するフォーミング条件等を考慮して適宜設定されるが、通常は数オングストロームから数千オングストロームの範囲とするのが好ましく、より好ましくは10オングストロームより500オングストロームの範囲とするのが良い。その抵抗値は、Rsが10²から107Ω/□の値である。なおRsは、厚さがt、幅がwで長さが1の薄膜の長さ方向に測定した抵抗Rを、R=Rs(1/w)とおいたときに現れる量である。

【0034】導電性薄膜204を構成する材料は、Pd, Pt, Ru, Ag, Au, Ti, In, Cu, Cr, Fe, Zn, Sn, Ta, W, Pd等の金属、PdO, SnO₂, In₂O₃, PbO, Sb₂O₃等の酸化物、HfB₂, ZrB₂, LaB₆, CeB₆, YB₄, GdB₄等の硼化物、TiC, ZrC, HfC, TaC, SiC, WC等の炭化物、TiN, ZrN, HfN等の窒化物、Si, Ge等の半導体、カーボン等の中から適宜選択される。

【0035】ここで述べる微粒子膜とは、複数の微粒子が集合した膜であり、その微細構造は、微粒子が個々に分散配置した状態あるいは微粒子が互いに隣接、あるいは重なり合った状態(いくつかの微粒子が集合し、全体として島状構造を形成している場合も含む)をとっている。微粒子の粒径は、数オングストロームから数千オングストロームの範囲、好ましくは10オングストロームから200オングストロームの範囲である。

【0036】なお、本明細書では頻繁に「微粒子」という言葉を用いるので、その意味について説明する。

【0037】小さな粒子を「微粒子」と呼び、これよりも小さなものを「超微粒子」と呼ぶ。「超微粒子」よりもさらに小さく原子の数が数百個程度以下のものを「クラスター」と呼ぶことは広く行われている。

【0038】しかしながら、それぞれの境は厳密なもの

ではなく、どの様な性質に注目して分類するかにより変化する。また「微粒子」と「超微粒子」を一括して「微粒子」と呼ぶ場合もあり、本明細書中での記述はこれに沿ったものである。「実験物理学講座14 表面・微粒子」(木下是雄 編、共立出版 1986年9月1日発行)では次のように記述されている。「本稿で微粒子と言うときにはその直径がだいたい2~3μm程度から10nm程度までとし、特に超微粒子というときは粒径が10nm程度から2~3nm程度までを意味することにする。両者を一括して単に微粒子と書くこともあってけっして厳密なものではなく、だいたいの目安である。粒子を構成する原子の数が2個から数十~数百個程度の場合はクラスターと呼ぶ。」(195ページ 22~26行目)

付言すると、新技術開発事業団の"林・超微粒子プロジ ェクト、での「超微粒子」の定義は、粒径の下限はさら に小さく、次のようなものであった。「創造科学技術推 進制度の"超微粒子プロジェクト"(1981~198 6) では、粒子の大きさ(径) がおよそ1~100 nm の範囲のものを"超微粒子"(ultra fine particle)と呼ぶことにした。すると1個の超 微粒子はおよそ100~108 個くらいの原子の集合体 という事になる。原子の尺度でみれば超微粒子は大~巨 大粒子である。」(「超微粒子-創造科学技術-」林主 税、上田良二、田崎明 編;三田出版 1988年 2 ページ1~4行目)「超微粒子よりさらに小さいもの、 すなわち原子が数個~数百個で構成される1個の粒子 は、普通クラスターと呼ばれる」(同書2ページ12~ 13行目)上記のような一般的な呼び方をふまえて、本 明細書において「微粒子」とは多数の原子・分子の集合 体で、粒径の下限は数オングストローム~10オングス トローム 程度、上限は数μm程度のものを指すことと する。

【0039】電子放出部205は、導電性薄膜204の一部に形成された高抵抗の亀裂により構成され、導電性薄膜204の膜厚、膜質、材料及び後述する通電フォーミング等の手法等に依存したものとなる。電子放出部205の内部には、数オングストロームから数百オングストロームの範囲の粒径の導電性微粒子が存在する場合もある。この導電性微粒子は、導電性薄膜204を構成する材料の元素の一部、あるいは全ての元素を含有するものとなる。電子放出部205及びその近傍の導電性薄膜204には、炭素及び炭素化合物を有することもできる。

【0040】次に、垂直型表面伝導型電子放出素子について説明する。図3は、本発明の表面伝導型電子放出素子を適用できる垂直型表面伝導型電子放出素子の一例を示す模式図である。

【0041】図3においては、図2に示した部位と同じ 部位には図2に付した符号と同一の符号を付している。 301は、段さ形成部である。基板201、素子電極202及び203、導電性薄膜204、電子放出部205は、前述した平面型表面伝導型電子放出素子の場合と同様の材料で構成することができる。段さ形成部301は、真空蒸着法、印刷法、スパッタ法等で形成されたSiOz等の絶縁性材料で構成することができる。

【0042】段さ形成部301の膜厚は、先に述べた平面型表面伝導型電子放出素子の素子電極間隔L1に対応し、数千オングストロームから数十マイクロメートルの範囲とすることができる。この膜厚は、段さ形成部の製法、及び、素子電極間に印加する電圧を考慮して設定されるが、数百オングストロームから数マイクロメートルの範囲が好ましい。

【0043】導電性薄膜204は、素子電極202及び203と段差形成部301作成後に、該素子電極202、203の上に積層される。電子放出部205は、図3においては、段差形成部301に形成されているが、作成条件、フォーミング条件等に依存し、形状、位置ともこれに限られるものでない。上述の表面伝導型電子放出素子の製造方法としては様々な方法があるが、その一例を図4に模式的に示す。

【0044】以下、図2及び図4を参照しながら製造方法の一例について説明する。図4においても、図2に示した部位と同じ部位には図2に付した符号の末尾をと同一の符号を付している。

【0045】1)基板401を洗剤、純水および有機溶 剤等を用いて十分に洗浄し、真空蒸着法、スパッタ法等 により素子電極材料を堆積後、例えばフォトリソグラフ ィー技術を用いて基板401上に素子電極402、40 3を形成する(図4(a))。

【0046】2)素子電極402、403を設けた基板401に、有機金属化合物溶液を塗布して、有機金属化合物溶液を塗布して、有機金属化合物溶液には、前述の導電性膜404の材料の金属を主元素とする有機金属化合物の溶液を用いることができる。有機金属薄膜を加熱焼成処理し金属又は金属酸化物とした後、リフトオフ、エッチング等によりパターニングし、導電性薄膜404を形成する(図4(b))。ここでは、有機金属溶液の塗布法を挙げて説明したが、導電性薄膜004の形成法はこれに限られるものでなく、真空蒸着法、スパッタ法、化学的気相堆積法、分散塗布法、ディッピング法、スピンナー法等を用いることもできる。

【0047】3)つづいて、フォーミング工程を施す。この方法の一例として通電処理による方法を説明する。【0048】素子電極402、403間に不図示の電源により電圧を印加工して通電処理を行い、導電性薄膜404の部位に構造の変化した電子放出部405を形成する(図4(c))。通電フォーミングによれば導電性薄膜404に局所的に破壊、変形もしくは変質等の構造変化した部位が形成される。該部位が電子放出部405を

構成する。通電フォーミングの電圧波形の例を図5に示す。電圧波形は、パルス波形が、好ましい。これにはパルス波高値を定電圧としたパルスを連続的に印加する図5 aに示した手法とパルス波高値を増加させながら、電圧パルスを印加する図5 bに示した手法がある。

【0049】図5aにおけるT1及びT2は電圧波形のパルス幅とパルス間隔である。通常T1は1マイクロ秒~10ミリ秒、T2は、10マイクロ秒~100ミリ秒の範囲で設定される。三角波の波高値(通電フォーミング時のピーク電圧)は、表面伝導型電子放出素子形態に応じて適宜選択される。このような条件のもと、例えば、数秒から数十分間電圧を印加する。パルス波形は三角波に限定されるものではなく、矩形波など所望の波形を採用することができる。

【0050】図5bにおけるT1及びT2は、図5aに示したのと同様とすることができる。三角波の波高値 (通電フォーミング時のピーク電圧)は、例えば0.1 Vステップづつ、増加させることができる。

【0051】通電フォーミング処理の終了は、パルス間隔T2中に、導電性薄膜404を局所的に破壊、変形しない程度の電圧を印加し、電流を測定して抵抗値を検知して決定することができる。例えば0.1 V程度の電圧印加により流れる素子電流を測定し、抵抗値を求めて、1Mオーム以上の抵抗を示した時、通電フォーミングを終了させる。

【0052】4)フォーミングを終えた素子には活性化工程と呼ばれる処理を施すのが好ましい。活性化工程とは、この工程により、素子電流 I f、放出電流 I eが、著しく変化する工程である。

【0053】活性化工程は、例えば、有機物質のガスを含有する雰囲気下で、通電フォーミングと同様に、パルスの印加を繰り返すことで行うことができる。この雰囲気は、例えば油拡散ポンプやロータリーポンプなどを用いて真空容器内を排気した場合に雰囲気内に残留する有機ガスを利用して形成することができるが、イオンボンプなどにより一旦十分に排気した真空中に適当な有機物質のガスを導入することによっても得られる。

【0054】このときの好ましい有機物質のガス圧は、前述の応用の形態、真空容器の形状や、有機物質の種類などにより異なるため場合に応じ適宜設定される。適当な有機物質としては、アルカン、アルケン、アルキンの脂肪族炭化水素類、芳香族炭化水素類、アルコール類、アルデヒド類、ケトン類、アミノ類、フェノール類、カルボン酸、スルホン酸等の有機酸類等を挙げることができ、具体的には、メタン、エタン、プロパンなど C_nH_{2n+2} で表される飽和炭化水素、エチレン、プロピレンなど C_nH_{2n} 等の組成式で表される不飽和炭化水素、ベンゼン、トルエン、メタノール、エタノール、ホルムアルデヒド、アセトアルデヒド、アセトン、メチルエチルケトン、メチルアミン、エチルアミン、フェノール、蟻

酸、酢酸、プロピオン酸等が使用できる。この処理により、雰囲気中に存在する有機物質から、炭素あるいは炭素化合物が素子上に堆積し、素子電流 I f 、放出電流 I eが、著しく変化するようになる。

【0055】活性化工程の終了判定は、素子電流Ifを放出電流Ieを測定しながら、適宜行う。なおパルス幅、パルス間隔、パルス波高値などは適宜設定される。【0056】炭素及び炭素化合物とは、例えばグラファイト(いわいるHOPG、PG、PG、GC)を包含する、HOPGはほぼ完全なグラファイトの結晶構造、PGは結晶粒が200オングストローム程度で結晶構造がやや乱れたもの、GCは結晶粒が20オングストローム程度になり結晶構造の乱れがさらに大きくなったものを指す。)、非晶質カーボン(アモルフォスカーボン及びアモルファスカーボンと前記グラファイトの微結晶の混合物を指す)であり、その膜厚は、500オングストローム以下の範囲とするのが好ましく、300オングストローム以下の範囲とすることがより好ましい。

【0057】5)このような工程を経て得られた電子放出素子は、安定化工程を行うことが好ましい。この工程は、真空容器内の有機物質を排気する工程である。真空容器を排気する真空排気装置は、装置から発生するオイルが素子の特性に影響を与えないように、オイルを使用しないものを用いるのが好ましい。具体的にはソープションポンプ、イオンポンプ等の真空排気装置を挙げることができる。

【0058】前記活性化の工程で、排気装置として油拡 散ポンプやロータリーポンプを用い、これから発生する オイル成分に由来する有酸ガスを用いた場合は、この成 分の分圧を極力低く抑える必要がある。真空容器内の有 機物質の分圧は、上記の炭素及び炭素化合物がほぼ新た に堆積しない分圧で1×10-8Torr以下が好まし く、さらには1×10-10 Torr以下が特に好まし い。さらに真空容器内を排気するときには、真空容器全 体を加熱して、真空容器内壁や、電子放出素子に吸着し た有機物質分子を排気しやすくするのが好ましい。この ときの加熱条件は80~200℃、好ましくは150℃ 以上で、できるだけで長時間行うのが望ましいが、特に この条件に限るものではなく、真空容器の大きさや形 状、電子放出素子の構成などの諸条件により適宜選ばれ る条件により行う。真空容器内の圧力は極力低くするこ とが必要で、 $1\sim3\times10^{-7}$ Torr以下が好ましく、 さらに1x10-8Torr以下が特に好ましい。

【0059】安定化工程を行った後の、駆動時の雰囲気は、上記安定化処理終了時の雰囲気を維持するのが好ましいが、これに限るものではなく、有機物質が十分除去されていれば、真空度自体は多少低下しても十分安定な特性を維持することができる。このような真空雰囲気を採用することにより、新たな炭素あるいは炭素化合物の堆積を抑制でき、結果として素子電流 If, Ieが安定

する。

【0060】上述した工程を経て得られた本発明を適用可能な電子放出素子の基本特性について図6、図7を参照しながら説明する。図6は、真空処理装置の一例を示す模式図であり、この真空処理装置は測定評価装置としての機能を兼ね備えている。図6においても、図2に示した部位と同じ部位には図2に付したの符号と同一の符号を付している。

【0061】図6において、605は真空容器である。真空容器605内には電子放出素子が配されている。即ち、201は電子放出素子を構成する基体であり、202及び203は素子電極、204は導電性薄膜、205は電子放出部である。601は、電子放出素子に素子電圧Vfを印加するための電源、600は素子電極202・203間の導電性薄膜204を流れる素子電流Ifを測定するための電流計、604は素子の電子放出部より放出される放出電流Ieを捕捉するためのアノード電極である。603はアノード電極604に電圧を印加するための高圧電源、602は素子の電子放出部205より放出される放出電流Ieを測定するための電流計である。一例として、アノード電極の電圧を1kV~10kVの範囲とし、アノード電極と電子放出素子との距離Hを2mm~8mmの範囲として測定を行うことができる。

【0062】真空容器605内には、不図示の真空計等の真空雰囲気下での測定に必要な機器が設けられていて、所望の真空雰囲気下での測定評価を行えるようになっている。また、真空容器には排気ポンプ606が具備されている。排気ポンプは、ターボポンプ、ロータリーポンプからなる通常の高真空装置系と更に、イオンポンプ等からなる超高真空装置系とにより構成されている。ここに示した電子源基板を配した真空処理装置の全体は、不図示のヒーターにより加熱できる。従って、この真空処理装置を用いると、前述の通電フォーミング以降の工程も行うことができる。

【0063】図7は、図6に示した真空処理装置を用いて測定された放出電流 I e、素子電流 I f と素子電圧 V f の関係を模式的に示した図である。図7においては、放出電流 I e が素子電流 I f に比べて著しく小さいので、任意単位で示している。なお、縦・横軸ともリニアスケールである。

【0064】図7からも明らかなように、本発明の適用可能な表面伝導型電子放出素子は、放出電流 I e に関して対する三つの特徴的性質を有する。即ち、(i)本素子はある電圧(しきい値電圧と呼ぶ、図7中のVth)以上の素子電圧を印加すると急激に放出電流 I e が増加し、一方しきい値電圧Vth以下では放出電流 I e がほとんど検出されない。つまり、放出電流 I e に対する明確なしきい値電電圧Vthを持った非線形素子である。(ii)放出電流 I e が素子電圧Vfに単調増加依存す

るため、放出電流 I e は素子電圧V f で制御できる。 (i i i) アノード電極604捕捉される放出電荷は、素子電圧V f を印加する時間に依存する。つまり、アノード電極604に捕捉される電荷量は、素子電圧V f を印加する時間により制御できる。

【0065】以上の説明より理解されるように、本発明の適用可能な表面伝導型電子放出素子は、入力信号に応じて、電子放出特性を容易に制御できることになる。この性質を利用すると複数の電子放出素子を配して構成した電子源、画像形成装置等、多方面への応用が可能となる。

【0066】図7においては、素子電流Ifが素子電圧 Vfに対して単調増加する(以下、「MI特性」とい う。)例を実線に示した。素子電流Ifが素子電圧Vf に対して電圧制御型負性抵抗特性(以下、「VCNR特 性」という。)を示す場合もある(不図示)。これら特 性は、前述の工程を制御することで制御できる。

【0067】本発明を適用可能な電子放出素子の応用例 について以下に述べる。本発明の適用可能な表面伝導型 電子放出素子の複数個の基板上に配列し、例えば電子源 あるいは、画像形成装置が構成できる。

【0068】電子放出素子の配列については、種々のものが採用できる。一例として、並列に配置した多数の電子放出素子の個々を両端で接続し、電子放出素子の行を多数個配し(行方向と呼ぶ)、この配線と直交する方向(列方向と呼ぶ)で、該電子放出素子の上方に配した制御電極(グリッドとも呼ぶ)により、電子放出素子からの電子を制御駆動するはしご状配置のものがある。これとは別に、電子放出素子をX方向及びY方向に行列状に複数個配し、同じ行に配された複数の電子放出素子の電極の一方を、X方向の配線に共通に接続し、同じ列に配された複数の電子放出素子の電極の他方を、Y方向の配線に共通に接続するものが挙げられる。このようなものは所謂単純マトリクス配置である。まず単純マトリクス配置について以下に詳述する。

【0069】本発明を適用可能な表面伝導型電子放出素子については、前述したとおり(i)乃至(iii)の特性がある。即ち、表面伝導型電子放出素子からの放出電子は、しきい値電圧以上では、対向する素子電極間に印加するパルス状電圧の波高値と中で制御できる。一方、しきい値電圧以下では、殆ど放出されない。この特性によれば、多数の電子放出素子を配置した場合においても、個々の素子に、パルス状電圧を適宜印加すれば、入力信号に応じて、表面伝導型電子放出素子を選択して電子放出量を制御できる。

【0070】以下この原理に基ずき、本発明を適用した 画像形成装置について、図8を用いて説明する。図8に おいて、801は電子源基板、802はX方向配線、8 03はY方向配線である。804は表面伝導型電子放出 素子、805は結線、806はシールド線である。尚、 表面伝導型電子放出素子804は、前述した平面型あるいは垂直型のどちらであってもよい。

【0071】 m本のX方向配線802は、Dx1、Dx2、... Dxmからなり、真空蒸着法、印刷法、スパッタ法等を用いて形成された導電性金属等で構成することができる。配線の材料、膜厚、巾は、適宜設計される。Y方向配線803は、DY1、DY2、... DYnのn本の配線よりなり、X方向配線802と同様に形成される。また、シールド線806も同様に形成される。これらm本のX方向配線802とn本のY方向配線803との間には、不図示の層間絶縁層が設けられており、両者を電気的に分離している(m、nは共に正の整数)。

【0072】不図示の層間絶縁層は、真空蒸着法、印刷法、スパッタ法等を用いて形成されたSiO₂等で構成される。例えば、X方向配線802を形成した基板801の全面或は一部に所望の形状で形成され、特に、X方向配線802とY方向配線803の交差部の電位差に耐え得るように、膜厚、材料、製法が適宜設定される。X方向配線802とY方向配線803は、それぞれ外部端子として引き出されている。また、シールド線はグランドに接続されている。ここで、シールド線はグランドに接続する必要はなく、所望の電圧を印加しても良い。

【0073】表面伝導型電子放出素子804を構成する一対の電極(不図示)は、m本のX方向配線802とn本のY方向配線803と導電性金属等からなる結線805によって電気的に接続されている。

【0074】配線802と配線803を構成する材料、結線80.5を構成する材料及び一対の素子電極を構成する材料は、その構成元素の一部あるいは全部が同一であっても、またそれぞれ異なってもよい。これら材料は、例えば前述の素子電極の材料より適宜選択される。素子電極を構成する材料と配線材料が同一である場合には、素子電極に接続した配線は素子電極ということもでき

【0075】X方向配線802には、X方向に配列して表面伝導型電子放出素子804の行を、選択するための走査信号を印加する不図示の走査信号印加手段が接続される。一方、Y方向配線803には、Y方向に配列した表面伝導型電子放出素子804の各列を入力信号に応じて、変調するための不図示の変調信号発生手段が接続される。各電子放出素子に印加される駆動電圧は、当該素子に印加される走査信号と変調信号の差電圧として供給される。上記構成においては、単純なマトリックス配線を用いて、個別の素子を選択し、独立に駆動可能とすることができる。

【0076】このような単純マトリクス配置の電子源を 用いて構成した画像形成装置について、図9と図10及 び図11を用いて説明する。図9は画像形成装置の表示 パネルの一例を示す模式図であり、図10は図9の画像 形成装置に使用される蛍光膜の模式図である。図11は NTSC方式のテレビ信号に応じて表示を行なうための 駆動回路の一例を示すブロック図である。

【0077】図9において901は電子放出素子を複数配した電子源基板、902は電子源基板901を固定したリアプレート、903はガラス基板904の内面に蛍光膜905とメタルバック906等が形成されたフェースプレートである。907は、支持枠であり該支持枠907には、リアプレート902、フェースプレート903がフリットガラス等を用いて接続されている。908は外囲器であり、例えば大気中あるいは、窒素中で、400~500℃の温度範囲で10分以上焼成することで、封着して構成される。

【0078】909は、図2における電子放出部に相当する。910、911は、表面伝導型電子放出素子の一対の素子電極と接続されたX方向配線及びY方向配線である。また、912はシールド線である。

【0079】外囲器908は、上述の如く、フェースプレート903、支持枠907、リアプレート902で構成される。リアプレート902は主に基板901の強度を補強する目的で設けられるため、基板901自体で十分な強度を持つ場合は別体のリアプレート902は不要とすることができる。即ち、基板901に直接支持枠907を封着し、フェースプレート903、支持枠907及び基板901で外囲器908を構成しても良い。一方、フェースプレート903、リアプレート902間に、スペーサーとよばれる不図示の支持体を設置することにより、大気圧に対して十分な強度をもつ外囲器908を構成することもできる。また、Sはシールド線端子である。

【0080】図10は、図9の蛍光膜905を示す模式図である。蛍光膜905は、モノクロームの場合は蛍光体のみから構成することができる。カラーの蛍光膜の場合は、蛍光体の配列によりブラックストライプあるいはブラックマトリクスなどと呼ばれる黒色導電材1001と蛍光体1002とから構成することができる。ブラックストライプ、ブラックマトリクスを設ける目的は、カラー表示の場合、必要となる三原色蛍光体の各蛍光体1002間の塗り分け部を黒くすることで混色等を目立たなくすることと、蛍光膜905における外光反射によるコントラストの低下を抑制することにある。ブラックストライプの材料としては、通常用いられている黒鉛を主成分とする材料の他、導電性があり、光の透過及び反射が少ない材料を用いることができる。

【0081】ガラス基板904に蛍光体を塗布する方法は、モノクローム、カラーによらず、沈殿法、印刷法等が採用できる。蛍光膜905の内面側には、通常メタルバック906が設けられる。メタルバックを設ける目的は、蛍光体の発光のうち内面側への光をフェースプレート903側へ鏡面反射させることにより輝度を向上させ

ること、電子ビーム加速電圧を印加するための電極として作用させること、外囲器内で発生した負イオンの衝突によるダメージから蛍光体を保護すること等である。メタルバックは、蛍光膜作製後、蛍光膜の内面側表面の平滑化処理(通常、「フィルミング」と呼ばれる。)を行い、その後AΙを真空蒸着等を用いて堆積させることで作製できる。

【0082】フェースプレート903には、更に蛍光膜905の導電性を高めるため、蛍光膜905の外面側に透明電極(不図示)を設けてもよい。

【0083】前述の封着を行う際には、カラーの場合は 各色蛍光体と電子放出素子とを対応させる必要があり、 十分な位置合わせが不可欠となる。

【0084】図9に示した画像形成装置は、例えば以下 のようにして製造される。外囲器908は、前述の安定 化工程と同様に、適宜加熱しながら、イオンポンプ、ソ ープションポンプなどのオイルを使用しない排気装置に より不図示の排気管を通じて排気し、10-7 Torr程 度の真空度の有機物質の十分少ない雰囲気にした後、封 止が成される。外囲器908の封止後の真空を維持する ために、ゲッター処理を行うこともできる。これは、外 囲器908の封止を行う直前あるいは封止後に、抵抗加 熱あるいは高周波加熱等を用いた加熱により、外囲器9 08内の所定の位置(不図示)に配置されたゲッターを 加熱し、蒸着膜を形成する処理である。ゲッターは通常 Ba等が主成分であり、該蒸着膜の吸着作用により、た とえば1×10⁻⁵ないしは1×10⁻⁷Torrの真空度 を維持するものである。ここで、表面伝導型電子放出素 子のフォーミング処理以降の工程は、適宜設定できる。 【0085】次に、単純マトリクス配置の電子源を用い て構成した表示パネルに、NTSC方式のテレビ信号に 基づいたテレビジョン表示を行う為の駆動回路の構成例 について、図11を用いて説明する。

【0086】図11において、1101は画像表示表示パネル、1102は走査回路、1103は制御回路、1104はシフトレジスタである。1105はラインメモリ、1106は同期信号分離回路、1107は変調信号発生器、VxおよびVaは直流電圧源である。また、不図示であるシールド線端子はグランドに接続されている。

【0087】表示パネル1101は、端子Do×1乃至Doxm、端子Doy1乃至Doyn、及び高圧端子Hvを介して外部の電気回路と接続している。端子Dox1乃至Doxmには、表示パネル内に設けられている電子源、即ち、M行N列の行列状にマトリクス配線された表面伝導型電子放出素子群を一行(N素子)ずつ順次駆動する為の走査信号が印加される。

【0088】端子Dy1乃至Dynには、前記走査信号により選択された一行の表面伝導型電子放出素子の各素子の出力電子ビームを制御するための変調信号が印加さ

10K [V]の直流電圧が供給されるが、これは表面伝導型電子放出素子から放出される電子ビームに蛍光体を励起するのに十分なエネルギーを付与する為の加速電圧である。走査回路102について説明する。同回路は、内部にM個のスイッチング素子を備えたもので(図中、S1ないしSmで模式的に示している)ある。各スイッチング素子は、直流電圧源V×の出力電圧もしくは0 [V] (グランドレベル)のいずれか一方を選択し、表示パネル1101の端子D×1ないしD×mと電気的に接続される。S1乃至Smの各スイッチング素子は、制御回路1103が出力する制御信号Tscanに基づいて動作するものであり、例えばFETのようなスイッチング素子を組み合わせることにより構成することができ

れる。高圧端子Hvには、直流電圧源Vaより、例えば

【0089】直流電圧源V×は、本例の場合には表面伝 導型電子放出素子の特性(電子放出しきい値電圧)に基 づき走査されていない素子に印加される駆動電圧が電子 放出しきい値電圧以下となるような一定電圧を出力する よう設定されている。

【0090】制御回路1103は、外部より入力する画像信号に基づいて適切な表示が行なわれるように各部の動作を整合させる機能を有する。制御回路1103は、同期信号分離回路1106より送られる同期信号Tsyncに基づいて、各部に対してTscanおよびTsftおよびTmryの各制御信号を発生する。

【0091】同期信号分離回路1106は、外部から入力されるNTSC方式のテレビ信号から同期信号成分と輝度信号成分とを分離する為の回路で、一般的な周波数分離(フィルター)回路等を用いて構成できる。同期信号分離回路1106により分離された同期信号は、垂直同期信号と水平同期信号より成るが、ここでは説明の便宜上Tsync信号として図示した。前記テレビ信号から分離された画像の輝度信号成分は便宜上DATA信号と表した。該DATA信号はシフトレジスタ1104に入力される。

【0092】シフトレジスタ1104は、時系列的にシリアルに入力される前記DATA信号を、画像の1ライン毎にシリアル/パラレル変換するためのもので、前記制御回路1103より送られる制御信号Tsftは、シフトレジスタ1104のシフトロックであるということもできる。)。シリアル/パラレル変換された画像1ライン分(電子放出素子N素子分の駆動データに相当)のデータは、Id1乃至IdnのN個の並列信号として前記シフトレジスタ1104より出力される。

【0093】ラインメモリ1105は、画像1ライン分のデータを必要時間の間だけ記憶する為の記憶装置であり、制御回路1103より送られる制御信号Tmryに従って適宜Id1乃至Idnの内容を記憶する。記憶さ

れた内容は、I'd1乃至I'dnとして出力され、変調信号発生器1107に入力される。

【0094】変調信号発生器1107は、画像データ I'd1乃至I'dnの各々に応じて表面伝導型電子放出素子の各々を適切に駆動変調するための信号源であり、その出力信号は、端子Doy1乃至Doynを通じて表示パネル1101内の表面伝導型電子放出素子に印加される。

【0095】前述したように、本発明を適用可能な電子放出素子は放出電流 I e に対して以下の基本特性を有している。即ち、電子放出には明確なしきい値電圧Vthがあり、Vth以上の電圧を印加されたときのみ電子放出が生じる。電子放出しきい値以上の電圧に対しては、素子への印加電圧の変化に応じて放出電流も変化する。このことから、本素子にパルス状の電圧を印加する場合、例えば電子放出閾値以下の電圧を印加しても電子放出は生じないが、電子放出閾値以上の電圧を印加する場合には電子ビームが出力される。その際、パルスの波高値Vmを変化させる事により出力電子ビームの強度を制御することが可能である。また、パルスの幅Pwを変化させることにより出力される電子ビームの電荷の総量を制御する事が可能である。

【0096】従って、入力信号に応じて、電子放出素子を変調する方式としては、電圧変調方式、パルス幅変調方式等が採用できる。電圧変調方式を実施するに際しては、変調信号発生器1107として、一定長さの電圧パルスを発生し、入力されるデータに応じて適宜パルスの波高値を変調するような電圧変調方式の回路を用いることができる。

【0097】パルス幅変調方式を実施するに際しては、 変調信号発生器1107として、一定の波高値の電圧パルスを発生し、入力されるデータに応じて適宜電圧パルスの幅を変調するようなパルス幅変調方式の回路を用いることができる。

【0098】シフトレジスタ1104やラインメモリ1 105は、デジタル信号式のものをもアナログ信号式の ものをも採用できる。画像信号のシリアル/パラレル変 換や記憶が所定の速度で行なわれれば良いからである。

【0099】デジタル信号式を用いる場合には、同期信号分離回路1106の出力信号DATAをデジタル信号化する必要があるが、これには1106の出力部にA/D変換器を設ければ良い。これに関連してラインメモリ1105の出力信号がデジタル信号かアナログ信号かにより、変調信号発生器1107に用いられる回路が若干異なったものとなる。即ち、デジタル信号を用いた電圧変調方式の場合、変調信号発生器1107には、例えばD/A変換回路を用い、必要に応じて増幅回路などを付加する。パルス幅変調方式の場合、変調信号発生器1107には、例えば高速の発振器および発振器の出力する波数する計数器(カウンタ)及び計数器の出力値と前記

メモリの出力値を比較する比較器(コンパレータ)を組み合わせた回路を用いる。必要に応じて、比較器の出力するパルス幅変調された変調信号を表面伝導型電子放出素子の駆動電圧にまで電圧増幅するための増幅器を付加することもできる。

【0100】アナログ信号を用いた電圧変調方式の場合、変調信号発生器1107には、例えばオペアンプなどを用いた増幅回路を採用でき、必要に応じてレベルシフト回路などを付加することもできる。パルス幅変調方式の場合には、例えば、電圧制御型発振回路(VCO)を採用でき、必要に応じて表面伝導型電子放出素子の駆動電圧まで電圧増幅するための増幅器を付加することもできる。

【0101】このような構成をとり得る本発明を適用可能な画像表示装置においては、各電子放出素子に、容器外端子Dox1乃至Doxm、Doy1乃至Doynを介して電圧を印加することにより、電子放出が生ずる。高圧端子 Hvを介してメタルバック906、あるいは透明電極(不図示)に高圧を印加し、電子ビームを加速する。加速された電子は、蛍光膜905に衝突し、発光が生じて画像が形成される。

【0102】ここで述べた画像形成装置の構成は、本発明を適用可能な画像形成装置の一例であり、本発明の技術思想に基づいて種々の変形が可能である。入力信号については、NTSC方式を挙げたが入力信号はこれらに限られるものではなく、PAL、SECAM方式など他、これよりも、多数の走査線からなるTV信号(例えば、MUSE方式をはじめとする高品位TV)方式をも採用できる。

【0103】次に、はしご型配置の電子源及び画像形成装置について図12及び図13を用いて説明する。図12は、はしご型配置の電子源の一例を示す模式図である。図12において、1201は電子源基板、1202は電子放出素子である。1203、D×1~D×10は、電子放出素子1202を接続するための共通配線である。電子放出素子1202は、基板1201上に、X方向に並列に複数個配されている(これを素子行と呼ぶ)。この素子行が複数個配されて、電子源を構成している。1204はシールド線である。

【0104】各素子行の共通配線間に駆動電圧を印加することで、各素子行を独立に駆動させることができる。即ち、電子ビームを放出させたい素子行には、電子放出しきい値以上の電圧を、電子ビームを放出しない素子行には、電子放出しきい値以下の電圧を印加する。各素子行間の共通配線D×2~D×9は、例えばD×2、D×3を同一配線とすることもできる。

【0105】図13は、はしご型配置の電子源を備えた 画像形成装置におけるパネル構造の一例を示す模式図で ある。1301はグリッド電極、1302は電子が通過 するため空孔、1303はDox1, Dox2,... Doxmよりなる容器外端子である。1304は、グリッド電極1301と接続されたG1、G2、... Gnからなる容器外端子、1305は各素子行間の共通配線を同一配線とした電子源基板、1306はシールド線である。図13においては、図9、図12に示した部位と同じ部位には、これらの図に付したのと末尾が同一の符号を付している。

【0106】ここに示した画像形成装置と、図9に示し た単純マトリクス配置の画像形成装置との大きな違い は、電子源基板1305とフェースプレート903の間 にグリッド電極1301を備えているか否かである。 【0107】図13においては、基板1305とフェー スプレート903の間には、グリッド電極1301が設 けられている。グリッド電極1301は、表面伝導型電 子放出素子から放出された電子ビームを変調するための ものであり、はしご型配置の素子行と直交して設けられ たストライプ状の電極に電子ビームを通過させるため、 各素子に対応して1個ずつ円形の開口1302が設けら れている。グリッドの形状や設置位置は図13に示した ものに限定されるものではない。例えば、開口としてメ ッシュ状に多数の通過口を設けることもでき、グリッド を表面伝導型電子放出素子の周囲や近傍に設けることも できる。

【0108】容器外端子1303およびグリッド容器外端子1304は、不図示の制御回路と電気的に接続されている。

【0109】本例の画像形成装置では、素子行を1列ずつ順次駆動(走査)していくのと同期してグリッド電極列に画像1ライン分の変調信号を同時に印加する。これにより、各電子ビームの蛍光体への照射を制御し、画像を1ラインずつ表示することができる。

【0110】本発明の画像形成装置は、テレビジョン放送の表示装置、テレビ会議システムやコンピューター等の表示装置の他、感光性ドラム等を用いて構成された光プリンターとしての画像形成装置等としても用いることができる。

[0111]

【実施例】以下、具体的な実施例を挙げて本発明を詳しく説明するが、本発明はこれら実施例に限定されるものではなく、本発明の目的が達成される範囲内での各要素の置換や設計変更がなされたものをも包含する。

【0112】実施例1

本発明による実施例を図14を用いて説明する。図14において、1401はリアプレート、1402は×方向配線取り出し部、1403はY方向配線取り出し部、1404は支持枠、1405はアノード電極取り出し部、1406、1407はシールド線、1408はアノード電極である。比較として、シールド線を配置していない画像形成装置を用いた。ここで、支持枠の高さは3mmである。

【0113】 X方向配線、Y方向配線に所望の電圧を印加して、素子を駆動し、アノード電極に徐々に高圧を印加した。比較例として用いた画像形成装置においてはアノード電圧4.7 k Vで放電が発生し、アノード電極取り出し部付近に配置された素子が劣化した。これに対して、シールド電極を配置した本実施例の画像形成装置においてはアノード電圧6.5 k Vにおいても放電による素子の劣化は見られなかった。ここで、シールド線1406は幅1mmで素子形成領域からの距離は50 μ mのスペースで配置した。また、シールド線1407は幅2mmでシールド線1406からの距離は100 μ mのスペースで配置した。そして、それぞれのシールド線をグランドに接続した。

【0114】実施例2

本発明による実施例を図15を用いて説明する。図15において、1501はリアプレート、1502はX方向配線取り出し部、1503はY方向配線取り出し部、1504は支持枠、1505はアノード電極取り出し部、1506はシールド線、1508はアノード電極である。比較として、シールド線を配置していない画像形成装置を用いた。ここで、支持枠の高さは3mmである。【0115】X方向配線、Y方向配線に所望の電圧を印

【0115】X方向配線、Y方向配線に所望の電圧を印加して、素子を駆動し、アノード電極に徐々に高圧を印加した。シールド電極を配置した本実施例の画像形成装置においてはアノード電圧6.5kVにおいても放電による素子の劣化は見られなかった。ここで、シールド線1506は幅5mmで素子形成領域からの距離は20μmのスペースで配置した。そして、シールド線に100Vを印加した。ここで、本実施例では単純マトリクス構造について記述したが、本発明はこれに限らずはしご型配置の電子源に関しても同様の効果がある。

[0116]

【発明の効果】

- (i) 放電による素子劣化を防止でき、放電劣化による 欠陥の少ない画像形成装置を提供できる。
- (ii)アノードに高圧を印加しても放電による素子劣化が生じないため、高圧が印加でき、高輝度の画像形成装置が提供できる。
- (iii)アノードに高圧を印加しても放電による素子 劣化が生じないため、高圧が印加でき、高効率の画像形 成装置が提供できる。

【図面の簡単な説明】

- 【図1】本発明の画像形成装置の模式図である。
- 【図2】本発明を適用可能な表面伝導型電子放出素子の 構成を示す模式的平面図及び断面図である。
- 【図3】本発明を適用可能な垂直型表面伝導型電子放出 素子の構成を示す模式図である。
- 【図4】本発明のを適用可能な表面伝導型電子放出素子の製造方法の1例を示す模式図である。
- 【図5】本発明を適用可能な表面伝導型電子放出素子の

製造に際して採用できる通電フォーミング処理における 電圧波形の一例を示す模式図である。

【図6】測定評価機能を備えた真空処理装置の一例を示す模式図である。

【図7】本発明を適用可能な表面伝導型電子放出素子についての放出電流Ie、素子電流Ifと素子電圧Vfの関係の一例を示すグラフである。

【図8】本発明を適用可能なマトリクス配置した電子源の一例を示す模式図である。

【図9】本発明を適用可能な画像形成装置の表示パネルの一例を示す模式図である。

【図10】蛍光膜一例を示す模式図である。

【図11】画像形成装置にNTSC方式のテレビ信号に 応じて表示を行なうために駆動回路の一例を示すブロッ ク図である。

【図12】本発明を適用可能な梯子配置の電子源の一例 を示す模式図である。

【図13】本発明を適用可能な画像形成装置の表示パネルの一例を示す模式図である。

【図14】本実施例の画像形成装置斜視図である。

【図15】本実施例の画像形成装置斜視図である。

【図16】従来の表面伝導型電子放出素子の一例を示す 模式図である。

【符号の説明】

604

605

1 0 1	電子源基板			
101	る」。 又方向配線取り出し部			
103	Y方向配線取り出し部			
104	支持枠			
105	アノード電極			
106	シールド線			
201	基板			
202, 203	素子電極			
204	導電性薄膜			
205	電子放出部			
301	段さ形成部			
401	基板			
402,403	素子電極			
404	導電性薄膜			
405	電子放出部			
600	素子電極202・203間の導			
電性薄膜204を流れる素子電流 I f を測定するための				
電流計				
601	電子放出素子に素子電圧Vfを			
印加するための電源				
602	素子の電子放出部205より放			
出される放出電流 I e を測定するための電流計				
603	高圧電源			

る放出電流 I e を捕捉するためのアノード電極

真空装置

索子の電子放出部より放出され

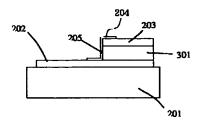
JP 10-52938

(12)

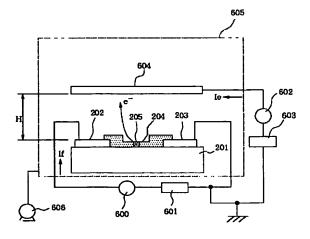
特開平10-52938

606	排気ポンプ	1201	電子源基板	
801	電子源基板	1202	電子放出素子	
802	X方向配線	1203	D×1~D×10は、電子放出	
803	Y方向配線	素子を接続するための共通配線		
804	表面伝導型電子放出素子	1301	グリッド電極	
805	結線	1302	電子が通過するため空孔	
806	シールド線	1303 I	$D \circ x 1$, $D \circ x 2$, $D \circ$	
901	電子源基板	xmよりなる容器外端子		
902	リアプレート	1304	グリッド電極1301と接続さ	
903	フェースプレート	れたG1、G2、	Gnからなる容器外端子	
904	ガラス基板	1305	電子源基板	
905	蛍光膜	1306	シールド線	
906	メタルバック	1401	リアプレート	
907	支持枠	1402	×方向配線取り出し部	
908	外囲器	1403	Y方向配線取り出し部	
909	電子放出部	1404	支持枠	
910	X方向配線	1405	アノード電極取り出し部	
911	Y方向配線	1406、1407	シールド線	
912	シールド線	1408	アノード電極	
1001	黒色導電材	1501	リアプレート	
1002	蛍光体	1502	×方向配線取り出し部	
1 1 0 1	画像表示表示パネル	1503	Y方向配線取り出し部	
1102	走査回路	1504	支持枠	
1103	制御回路	1505	アノード電極取り出し部	
1104	シフトレジスタ	1506	シールド線	
1105	ラインメモリ	1508	アノード電極	
1106	同期信号分離回路	1601	基板	
1107	変調信号発生器	1604	導電性薄膜	
Vx, Va	直流電圧源	1605	電子放出部	

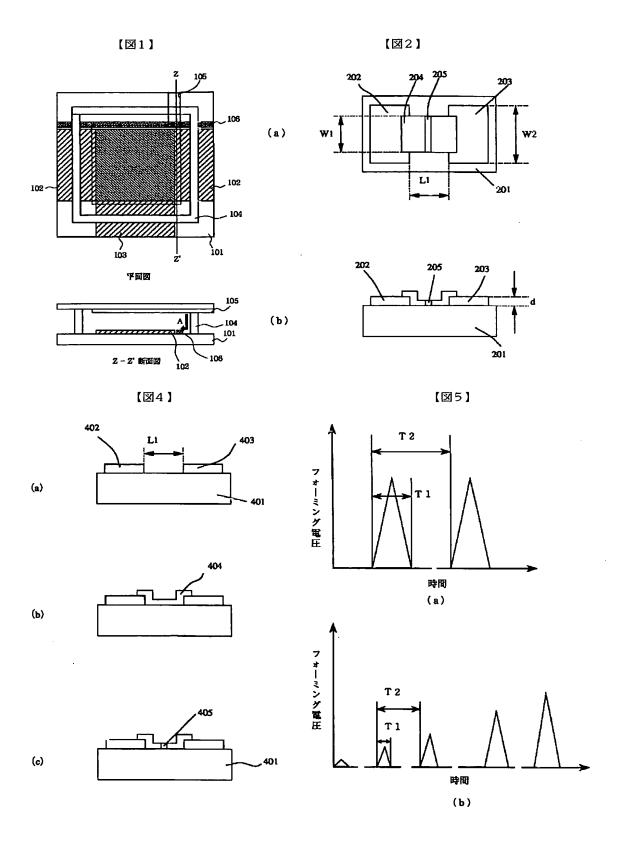
【図3】



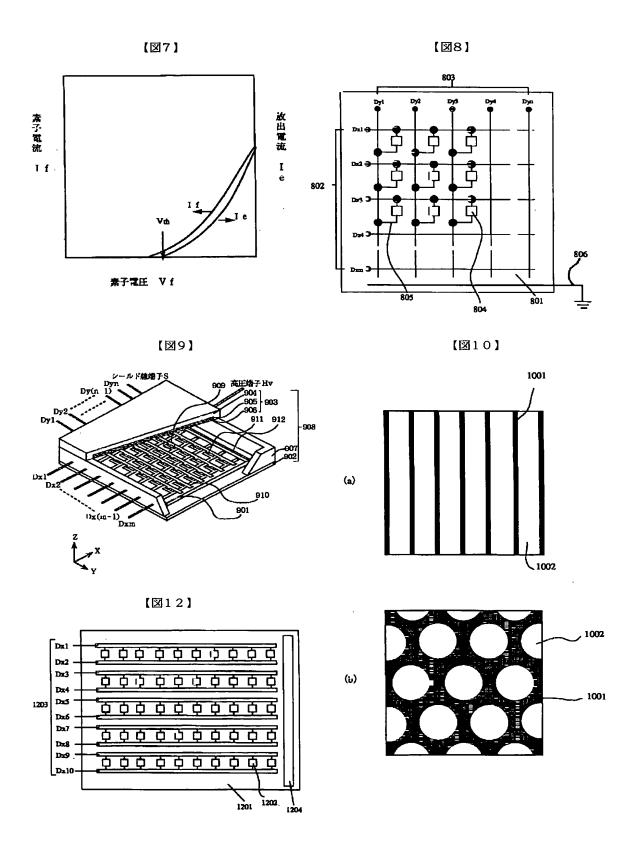




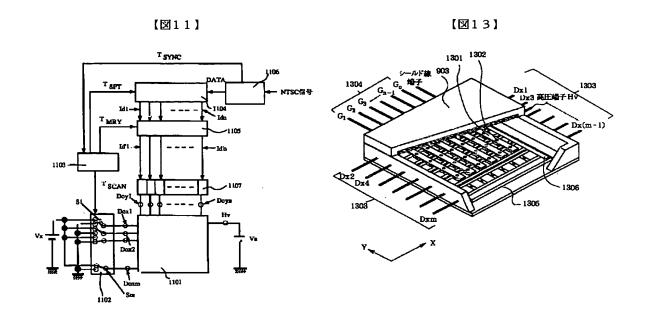
(13)

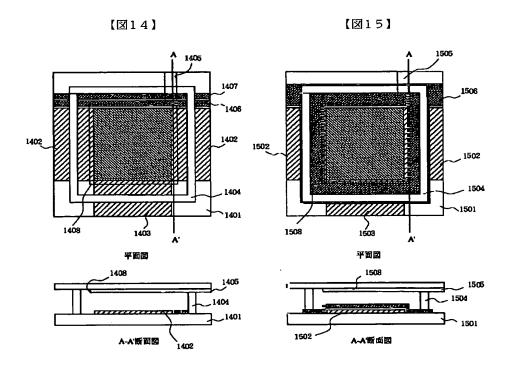


(14)



(15)





(16)

【図16】

